

② Hardware Implementation of Dynamic Load Balancing
in the Parallel Inference Machine PIM/c

T.Nakagawa*, N.Ido, T.Tarui, M.Asai, M.Sugie(日立製作所, 日本)

発表要旨

PIM/cのプロトタイプ上で動的な負荷分散を行う為に必要なハードウェア構成を提案する。これは、負荷情報へのアクセス時間を短くすることによってオーバーヘッドを軽減することを可能とするものである。PIM/cでは、論理プログラム中の局所性を活用するために、クラスタと呼ばれるバス結合されたマルチプロセッサをネットワークで結合した階層的な構成方式をとっている。動的負荷分散を行うにあたって、これら各層に対して適したハードウェアを実装する。まずクラスタ内では、broadcast writeをレジスタに備える。またネットワークでは、クラスタ内での負荷の合計値の要求が起きた場合、shortcut pathの使用を提案する。

質疑応答

質問：負荷分散には敏速な反応が必要だが、可変的な負荷分散のシミュレーションは行ったのか。

回答：評価の対象がハードウェアなので、まだそこまでは行っていない。

質問：PIM/cのプロトタイプは64台のPEにより構成されているが、この方法は500台、さらには1000台のPEからなるシステムにも適用できるのか。

回答：論理的には大規模なものを対象にしていて、実際に256台のPEシステムが存在する。500台までの拡張は容易であると思われるが、1000台は困難かもしれない。