

Y.Minoda, S.Sawada*, Y.Takizawa, F.Maruyama, N.Kawato(富士通, 日本)

発表要旨

協調的論理設計エキスパートシステムco-LODEXをMulti-PSI上に実現した。co-LODEXでは、設計すべき回路をあらかじめ部分回路に分割し、各部分回路を設計エージェントに割り当てるによって並列処理を行なう。真偽値維持システム(TMS)の考え方をとりいれ、設計における選択肢を仮説、回路の面積や動作速度に関する制約違反を矛盾と見なし、矛盾の解消として回路の再設計を行なうことによって適切な回路を設計する。エージェント同志は設計結果や制約違反の十分条件を交換し、大域的な設計評価を行なう。制約違反条件は探索空間を刈り込むのに用いられる。実験により、co-LODEXは効率的に大域的な最適化、たとえば速度に関する制約のもとでのゲート数の最小化を達成できることが確認できた。

質疑応答

質問：今のインプリメントでは数個のプロセッサしか使っていないが、使えるプロセッサの数が数百、あるいはそれ以上になったとき、どのように問題の並列度を評価するのか？

回答：我々の協調的メカニズムでは、選択肢の不要な組合せを記憶しておくことで計算量を抑えていく。ただ、並列度の評価は今後の課題だ。

質問：論理設計は高度並列メカニズムの応用に適した問題だと思うか。

回答：適していると思うが、問題もいくつかある。実験では、特定のエージェントだけが常にbusyで、他のエージェントにメッセージの待ち時間ができることがわかった。しかし、負化分散を深刻に考えるとエージェント間の通信コストが無視できなくなる。

回答：プロセッサの数が64、256と多くなったとき、この問題が適しているかどうかは確信がないが、たとえば、PIM/pにはクラスタの概念があるので、2つのレベルで並列化を考えることができる。1つのエージェントに1つのクラスタを割り当てるとして、32か31個のエージェントの並列化だけを考えればよいことになり、高度な並列化が可能であることがわかる。