

⑥ Multiport Memory Architectures

Y.Tanaka(北海道大学, 日本)

発表要旨

本論文では, k ポート・メモリシステムを单一ポートまたはより少ないポートを持つメモリデバイスで構築する方法を示す。このシステムでは, 複数の, ポートが同一アドレスに書き込みを行わない限りアクセス・コンフリクトは起こらない。しかし, N -wordの k ポートメモリを作るには N wordそれぞれに対し, k^2 のオーダのデバイスが必要である。この大きな冗長により, 大きな k を用いることは現実的ではなくなる。 k ポート・メモリシステムのアクセスタイムは, デバイスアクセスタイムと k bit のパリティを計算する時間の和になる。後者の時間は, $\log_2 k$ に比例する。ちいさな k に対しては, これを無視することができる。我々は, 共有メモリ型システムへの応用を考えるために, 念頭におくべき k の数は4~16である。このため, $\log_2 k$ の部分は無視して良い。このようなマルチポートRAMシステムMPMは, 先に提案したマルチポートページメモリと共に用いて, マルチポートキャッシュとして用いられる。この構成は, マルチポートメモリのコストを $O(k^2)$ から $O(1)$ に下げる。このようなマルチポート・キャッシュのアーキテクチャの性能はパラレルキャッシュのアーキテクチャをとくに k が大きい範囲で上回る。

質疑応答

質問: このメモリではコストは k^2 に比例し, アクセス・タイムは $\log k$ に比例するが, 大きな k に対してはどちらがより問題になるか?

回答: もちろん, k^2 の方がより深刻だ。このネックのため, デバイス数はポートの数の4倍を超えることができない。